

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-151090

(43)Date of publication of application : 11.06.1990

(51)Int.CI. H01S 3/133  
 H04B 10/00  
 H04B 10/04  
 H04B 10/06

(21)Application number : 63-305781

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 02.12.1988

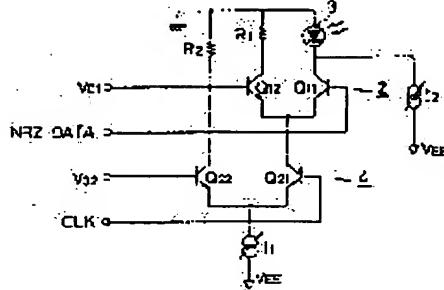
(72)Inventor : KUMAGAI YASUTAKA

## (54) LIGHT EMISSION DRIVING CIRCUIT

## (57)Abstract:

PURPOSE: To obtain light output wherein distortion is little and wave form characteristics are excellent by supplying a driving current to a light emitting element by a first and a second differentiating circuits during the period that NRZ code data and a clock signal are '1', and forbidding the supply of the driving current during the other period.

CONSTITUTION: A first differentiating circuit 2 and a second differentiating circuit 4 are provided. Non-return-to-zero(NRZ) code data and the reference voltage are respectively input to the first differentiating circuit 2, which makes a driving current supplying path to a light emitting element turn ON and OFF according to the difference level between the code data and the reference voltage. Clock signal synchronized to the NRZ code data and the reference voltage are respectively input to the second differentiating circuit 4, which make a driving current supplying path to the light emitting element turn ON and OFF according to the difference level between the code data and the reference voltage. By the first and the second differentiating circuits 2, 4, the driving current is supplied to the light emitting element, during the period that the NRZ code data are '1' and the clock signal is '1', and the driving current supply to the light emitting element is forbidded during the other period. Thereby, light output wherein distortion is little and wave form characteristics are excellent can be obtained.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

## ⑫ 公開特許公報 (A)

平2-151090

⑬ Int. Cl.

H 01 S 3/133  
 H 04 B 10/00  
 10/04  
 10/06

識別記号

府内整理番号

7377-5F

⑭ 公開 平成2年(1990)6月11日

8523-5K H 04 B 9/00  
 8523-5K

B

Y

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 発光駆動回路

⑯ 特願 昭63-305781

⑰ 出願 昭63(1988)12月2日

⑱ 発明者 熊谷 保幸 東京都日野市旭が丘3丁目1番地の1 株式会社東芝日野工場内

⑲ 出願人 株式会社東芝 神奈川県川崎市幸区堀川町72番地

⑳ 代理人 弁理士 鈴江 武彦 外2名

## 明細書

## 1. 発明の名称

発光駆動回路

## 2. 特許請求の範囲

(1) N R Z 符号データを入力して発光素子からR Z 符号データの光出力を発生させる発光駆動回路において、前記N R Z 符号データとその基準電圧とをそれぞれ入力しその差レベルに応じて前記発光素子への駆動電流供給路をオンオフする第1の差動回路と、前記N R Z 符号データに同期したクロック信号とその基準電圧とをそれぞれ入力しその差レベルに応じて前記発光素子への駆動電流供給路をオンオフする第2の差動回路とを具備し、これら第1および第2の差動回路により、前記N R Z 符号データが“1”かつ前記クロック信号が“1”的期間に前記発光素子へ駆動電流を供給し、その他の期間には発光素子への駆動電流の供給を禁止するようにしたことを特徴とする発光駆動回路。

(2) 第2の差動回路に供給するクロック信号に対

し帯域制限を行なって立上がりおよび立下り特性に傾斜を持たせる手段と、クロック信号の基準電圧を可変設定する手段とを組み、この手段により前記基準電圧値を可変することにより発光素子への駆動電流の供給期間を可変して光出力のパルス幅を可変制御することを特徴とする請求項(1)記載の発光駆動回路。

## 3. 発明の詳細な説明

## 【発明の目的】

## (産業上の利用分野)

本発明は、例えばディジタル光通信装置において、レーザダイオード等の発光素子を発光駆動するために使用される発光駆動回路に関する。

## (従来の技術)

近年、通信方式の一つとして光通信方式が多く用いられるようになっている。光通信方式は、発光素子として例えば発光ダイオード (LED) やレーザダイオード (LD) を使用した発光駆動回路を使用している。第4図はその構成の一例を示すもので、この回路はN R Z

(Non return-to Zero) 符号データをクロック信号 CLKとともにオア／ノアゲート回路により構成される NRZ/RZ 変換回路 1 に導入し、この変換回路 1 で先ず上記 NRZ 符号データを RZ (Return-to Zero) 符号データに変換している。そして、この RZ 符号データ (RZ DATA) およびその反転データ (RZ DATA) を、差動回路 2 を構成するトランジスタ Q11, Q12 のベースに供給してトランジスタ Q11, Q12 をスイッチング動作させ、これによりレーザダイオード 3 に可変電流源 11 から駆動電流を供給してレーザダイオード 3 を発光駆動するように構成している。尚、12 はレーザダイオード 3 にそのスレッショルド電流程度のバイアス電流を供給するための可変電流源である。

#### (発明が解決しようとする課題)

ところが、この様な従来の駆動回路は次のような問題点を有していた。すなわち、RZ 符号データは NRZ 符号データに比べてパルス幅が  $1/2$  であるため、駆動回路内で同じ条件で信号

転送した場合でもその信号路の容量等の影響により NRZ 符号データに比べ大きな波形歪みを生じる。このため、前記従来の回路のように NRZ 符号データを RZ 符号データに変換したのち差動回路 2 に転送する構成であると、信号路の状態によっては RZ 符号データが差動回路 2 に供給されるまでの間に大きな波形歪みを生じ、この結果レーザダイオード 3 の光出力波形にも歪みが発生して、これが受信側における符号誤り率劣化の原因になり非常に好ましくなかった。また、NRZ 符号データを RZ 符号データに変換して転送すると、その信号路の状態によっては、パターン効果の影響により RZ 符号データにパルス幅歪みが発生し、これがレーザダイオード 3 の光出力にも現われて光出力波形の特性を劣化させる原因になっていた。

そこで本発明はこのような事情に着目し、駆動回路内において信号路およびパターン効果による影響を低減し、これにより歪みが少なく波形特性が良好な RZ 符号データの光出力を得ることができるように駆動回路を構成することを目的とするも

のである。

また本発明の別の目的は、光出力のパルス幅を特別な調整回路を設けることなく簡単に調整し得る発光駆動回路を提供することにある。

#### [発明の構成]

##### (課題を解決するための手段)

本発明は、NRZ 符号データを入力して発光素子から RZ 符号データの光出力を発生させる発光駆動回路において、上記 NRZ 符号データとその基準電圧とをそれぞれ入力しその差レベルに応じて上記発光素子への駆動電流供給路をオンオフする第 1 の差動回路と、上記 NRZ 符号データに同期したクロック信号とその基準電圧とをそれぞれ入力しその差レベルに応じて上記発光素子への駆動電流供給路をオンオフする第 2 の差動回路とを具備し、これら第 1 および第 2 の差動回路により、上記 NRZ 符号データが “1” でかつ上記クロック信号が “1” の期間に上記発光素子へ駆動電流を供給し、その他の期間には発光素子への駆動電流の供給を禁止するようにしたものである。

また別の本発明は、上記構成に加えて、第 2 の差動回路に供給するクロック信号に対し帯域制限を行なって立上がりおよび立下がり特性に傾斜を持たせる手段と、クロック信号の基準電圧を可変設定する手段とを備え、この手段により上記基準電圧値を可変することにより発光素子への駆動電流の供給期間を可変し光出力のパルス幅を可変制御するようにしたものである。

#### (作用)

この結果本発明によれば、RZ 符号データで発光駆動した場合と等価な光出力が得られることは勿論のこと、駆動回路内では RZ 符号に比べて信号路の容量等による影響を受け難い NRZ 符号と、パターン効果の影響を受けないクロック信号を転送するようしているので、NRZ 符号データを RZ 符号データに変換したのち転送する従来の回路に比べて信号路やパターン効果による影響が少なく、これにより波形歪みやパルス幅歪みの少ない信号により差動回路を動作させて発光素子を駆動することが可能となる。このため、波形特

性の良好な光出力を発生させることができる。

また別の本発明によれば、発光駆動信号の一つとして用いているクロック信号のパルス幅を可変することにより発光素子の光出力のパルス幅を可変制御するようにしたので、例えばR Z符号データに対し直にそのパルス幅を調整する場合に比べて、特別な調整回路を設けることなく比較的簡単に光出力のパルス幅を調整することができる。

#### (実施例)

第1図は本発明の一実施例における発光駆動回路の構成を示すものである。尚、同図において前記第4図と同一部分には同一符号を付して説明を行なう。

この駆動回路は、発光素子としてのレーザダイオード3と駆動電流供給用の可変電流源11との間に直列に介挿された第1および第2の差動回路2, 4を有している。このうち先ず第1の差動回路2は、差動接続されたトランジスタQ11, Q12のうちトランジスタQ11のコレクタをレーザダイオード3を接続し、かつトランジスタQ12のコレ

ぞれ次のように設定される。

$$V_{01} = (V_{DH} - V_{DL}) / 2$$

$$V_{02} = (V_{CH} - V_{CL}) / 2$$

このような構成であるから、第1の差動回路2および第2の差動回路4に例えば第2図に示すようなNRZ符号データおよびクロック信号CLKがそれぞれ供給され、さらにその基準電圧V01, V02がそれぞれ供給されたとする。そうすると、先ず第1の差動回路2は上記NRZ符号データの“H”レベルの期間にトランジスタQ11がオンとなり、“L”レベルの期間にはトランジスタQ12がオンとなる。一方第2の差動回路4は、クロック信号CLKが“H”レベルの期間にトランジスタQ21がオンとなり、“L”レベルの期間にはトランジスタQ22がオンとなる。このため、レーザダイオード3には、第1の差動回路2のトランジスタQ11および第2の差動回路4のトランジスタQ21が共にオンになった期間に、つまりNRZ符号データが“H”レベルでかつクロック信号CLKが“H”レベルのときに可変電流源11か

クタを抵抗R1を介して接地したもので、各トランジスタQ11, Q12のベースにはNRZ符号データ(NRZ DATA)およびその基準電圧V01がそれぞれ供給されている。尚、トランジスタQ11のコレクタと電源VBBとの間に接続された12は、レーザダイオード3にバイアス電流を供給するための可変電流源である。

一方第2の差動回路4は、差動接続されたトランジスタQ21, Q22のうちトランジスタQ21のコレクタを上記第1の差動回路2に接続するとともにトランジスタQ22のコレクタを抵抗R2を介して接地し、かつ各トランジスタQ21, Q22のエミッタを駆動電流供給用の可変電流源11を介して電源VEEに接続したもので、各トランジスタQ21, Q22のベースにはクロック信号CLKおよびその基準電圧V02がそれぞれ供給されている。

尚、上記各基準電圧V01, V02は、NRZ符号データの“H”レベルをV<sub>DH</sub>, “L”レベルをV<sub>DL</sub>とし、かつクロック信号CLKの“H”レベルをV<sub>CH</sub>, “L”レベルをV<sub>CL</sub>としたとき、それ

ら駆動電流が供給されることになる。したがって、レーザダイオード3は、第2図に示す如くR Z符号データにより駆動された場合と等価な発光動作を行なうことになる。

ところでこの駆動回路では、第1の差動回路2にNRZ符号データがR Z符号データに変換されずにそのまま供給され、また第2の差動回路4にクロック信号CLKが供給されている。すなわち、駆動回路内ではNRZ符号データおよびクロック信号CLKが転送されるようになっている。ここで、NRZ符号データはR Z符号データに比べると、同一の条件で転送した場合、信号路の容量等による影響を約1/2程度しか受けない。またクロック信号CLKは繰返しパターンが一定なため、R Z符号データに比べるとパターン効果の影響を受けない。したがって、駆動回路内において転送中にNRZ符号データおよびクロック信号CLKに生じる波形歪みやパルス幅歪みは、R Z符号データを転送する場合に比べると非常に少くなり、このためレーザダイオード3は歪みの少ない良好

な波形により駆動されることになり、この結果良好な波形特性を有する光出力が送出されることになる。また、本実施例の回路では、レーザダイオード3から発生される光出力のパルス幅はクロック信号CLKのパルス幅に依存する。このため、たとえNRZ符号データの波形が多少歪んでいたとしても、クロック信号CLKがNRZ符号データに同期しかつデューティが50%に保たれていれば、上記NRZ符号データの波形歪みの影響は原理的に排除されるので、波形歪みが極めて少ない光出力を得ることができる。

このように本実施例であれば、駆動回路内でRZ符号データを転送せずに、NRZ符号データおよびクロック信号CLKを転送するようにしたので、駆動回路内の信号路の容量等による影響およびデータのパターン効果の影響を低減して、波形歪みの少ない信号によりレーザダイオード3を駆動することができ、これにより波形特性の優れた光出力を得ることができる。

尚、本発明は上記実施例に限定されるものでは

スタQ11、Q12、Q21、Q22の代わりにFETを用いて構成してもよい。このようにするとスイッチング速度をさらに高速化することができ、伝送ピットレートが高い場合に有効となる。また、発光素子としてはレーザダイオード以外に発光ダイオード(LED)を適用してもよく、この場合にはバイアス電流供給用の可変電流源12は不要にすることができる。その他、第1および第2の差動回路の構成や、これらの差動回路と発光素子および電流源との接続構成などについても、本発明の要旨を逸脱しない範囲で種々変形して実施できる。

#### 【発明の効果】

以上詳述したように本発明によれば、NRZ符号データとその基準電圧とをそれぞれ入力しその差レベルに応じて上記発光素子への駆動電流供給路をオンオフする第1の差動回路と、上記NRZ符号データに同期したクロック信号とその基準電圧とをそれぞれ入力しその差レベルに応じて上記発光素子への駆動電流供給路をオンオフす

ない。例えば、本発明の駆動回路では発光素子の光出力のパルス幅がクロック信号CLKのパルス幅に依存する点に着目し、クロック信号CLKのパルス幅を可変することにより光出力のパルス幅を可変制御できるようにもよい。すなわち、クロック信号CLKの供給路にフィルタ回路等を設けてクロック信号CLKに帯域制限を行ない、これにより例えば第3図に示す如くクロック信号CLKの立上がりおよび立下がり特性に傾斜を与える。また、それとともにクロック信号CLKの基準電圧V02の供給路に可変抵抗回路等を設け、この回路により基準電圧V02を例えば第3図に示す如く可変する。このようにすれば、簡単な構成でクロック信号CLKのパルス幅を任意に可変設定し、これにより光出力のパルス幅を調整することができる。

また、前記実施例では基準電圧V01、V02を使用するようにしたが、代わりにNRZ符号データおよびクロック信号CLKの反転信号を使用するようにしてもよい。さらに、差動回路はトランジ

る第2の差動回路とを具備し、これら第1および第2の差動回路により、上記NRZ符号データが“1”でかつ上記クロック信号が“1”的期間に上記発光素子へ駆動電流を供給し、その他の期間には発光素子への駆動電流の供給を禁止することによって、駆動回路内において信号路およびパターン効果による影響を低減することができ、これにより歪みが少なく波形特性が良好なRZ符号データの光出力を得られる発光駆動回路を提供することができる。

また別の本発明によれば、上記発明の構成に加えて、第2の差動回路に供給するクロック信号に対し帯域制限を行なって立上がりおよび立下がり特性に傾斜を持たせる手段と、クロック信号の基準電圧を可変設定する手段とを備え、この手段により上記基準電圧値を可変することにより発光素子への駆動電流の供給期間を可変し光出力のパルス幅を可変制御するようにしたことによって、光出力のパルス幅を特別な調整回路を設けることなく簡単に調整し得る発光駆動回路を提供すること

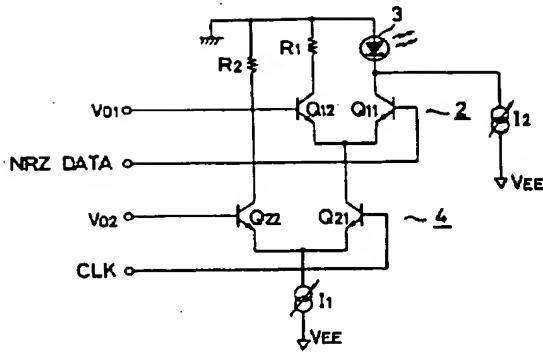
ができる。

#### 4. 図面の簡単な説明

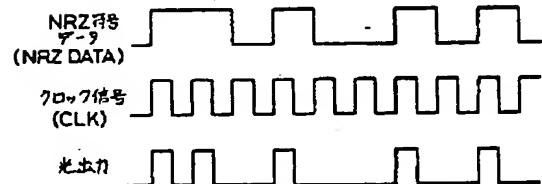
第1図は本発明の一実施例における発光駆動回路の回路構成図、第2図は同回路の動作を説明するための信号波形図、第3図は本発明の他の実施例を説明するための信号波形図、第4図は従来の発光駆動回路の構成を示す図である。

1…NRZ/RZ変換回路、2…第1の差動回路、3…レーザダイオード、4…第2の差動回路、I1…駆動電流供給用の可変電流源、I2…バイアス電流供給用の可変電流源、Q11、Q12、Q21、Q22…トランジスタ。

出願人代理人：弁理士 鈴江 武彦



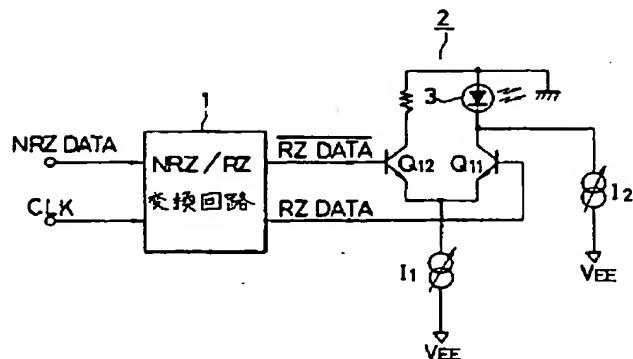
第1図



第2図



第3図



第4図